

SEA JP07086216/PN

L8 ANSWER 1 OF 1 WPIDS (C) 2002 THOMSON DERWENT

AN 1994-304123 [38] WPIDS

DNN N1994-239155 DNC C1994-138655

TI Polishing process for integrated circuits - by forming foil on substrate and selectively leaving foil by polishing using polishing agent..

DC L03 P61 U11

IN HAYASAKA, N; MATSUO, M; NAKATA, R; OKANO, H; SASAKI, Y; WADA, J; YANO, H

PA (TOKE) TOSHIBA KK

CYC 4

PI	DE 4410787	A1 19940929 (199438)*	41p
	JP 07086215	A 19950331 (199522)	8p
	JP 07086216	A 19950331 (199522)	7p <--
	JP 07193034	A 19950728 (199539)	13p
	JP 07254579	A 19951003 (199548)	7p
	<u>US 5607718</u>	A 19970304 (199715)	40p
	<u>US 5775980</u>	A 19980707 (199834)	
	KR 166404	B1 19990201 (200039)	

ADT DE 4410787 A1 DE 1994-4410787 19940328; JP 07086215 A JP 1993-231284 19930917; JP 07086216 A JP 1993-231283 19930917; JP 07193034 A JP 1994-44316 19940315; JP 07254579 A JP 1994-44160 19940315; US 5607718 A CIP of US 1994-217642 19940325, US 1994-300127 19940902; US 5775980 A CIP of US 1994-217642 19940325, Div ex US 1994-300127 19940902, US 1996-743044 19961104; KR 166404 B1 KR 1994-6222 19940326

FDT US 5775980 A Div ex US 5607718

PRAI JP 1993-68906 19930326; JP 1993-231283 19930917; JP 1993-231284 19930917; JP 1993-286988 19931116; JP 1994-44160 19940315; JP 1994-44316 19940315

AN 1994-304123 [38] WPIDS

AB DE 4410787 A UPAB: 19941115

Polishing process comprises: (a) forming a foil to be polished, contg. Al as main component, on the substrate, having a section which is filled with the foil; and (b) selectively leaving the foil in the section by polishing the foil using a polishing agent comprising polishing particles and solvent and having a pH of not less than 7.5. In an alternative process, the polishing agent contains a soln. to etch the foil, a corrosion prevention agent for the foil and polishing particles. An appts. for carrying out the process is also claimed.

USE - Used for polishing integrated circuits.

Dwg.2/41

ABEQ US 5607718 A UPAB: 19970410

A polishing method comprises:

forming a metal film to be polished on a substrate having a recessed portion in a surface thereof so as to fill at least said recessed portion; and

selectively embedding said metal film to be polished in said recessed portion by subjecting said metal film to chemical mechanical polishing using a polishing pad and a polishing agent;

wherein said polishing agent contains a solution for etching said metal film to be polished, a corrosion inhibitor of said metal film to be polished, and polishing particles; and said chemical mechanical polishing is performed while discouraging dissolution of that portion of the metal film which is not affected by mechanical action of said polishing pad, with said corrosion inhibitor,

wherein said solution has a pH of not less than 7.0, and

a polishing velocity of said metal film is greater than a polishing velocity of said substrate during said chemical mechanical polishing.

Dwg.3/43

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平7-86216

(43) 公開日 平成7年(1995)3月31日

(51) Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/304	3 2 1 P			
	A			
B 2 4 B 1/00	A	9325-3C		

審査請求 未請求 請求項の数 2 O L (全 7 頁)

(21) 出願番号 特願平5-231283

(22) 出願日 平成5年(1993)9月17日

(71) 出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地

(72) 発明者 佐々木 泰孝
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内

(72) 発明者 和田 純一
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内

(72) 発明者 松尾 美恵
神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内

(74) 代理人 弁理士 鈴江 武彦

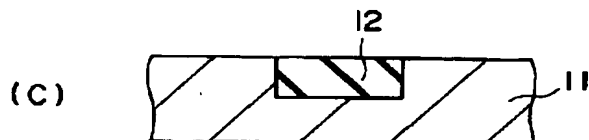
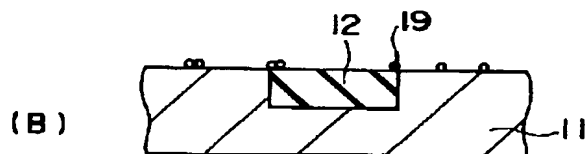
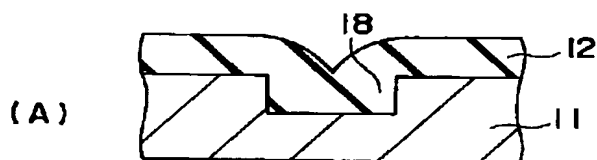
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【目的】 本発明は、研磨後の研磨粒子の残存量を極力少なくし、ディッシング等を起こすことなく研磨することができ、良好に膜の平坦化、埋め込み金属配線形成等を行うことができる半導体装置の製造方法を提供することを目的とする。

【構成】 有機高分子化合物からなる球形粒子または少なくとも炭素を主成分とする球形粒子19を研磨粒子として用いて被加工膜を研磨する工程を具備することを特徴としている。特に、研磨後に前記研磨粒子19を燃焼させることにより除去することが好ましい。



(2)

【特許請求の範囲】

【請求項 1】 有機高分子化合物からなる粒子または少なくとも炭素を主成分とする粒子を研磨粒子として用いて被加工膜を研磨する工程を具備することを特徴とする半導体装置の製造方法。

【請求項 2】 研磨後に前記研磨粒子を燃焼させることにより除去する工程をさらに具備する請求項 1 記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、超 L S I 等の半導体装置を製造する方法に係わり、特に半導体装置の製造工程における研磨方法に関する。

【0002】

【従来の技術】近年、L S I の高集積化に伴い、様々な微細加工技術が開発されている。パターンの最小加工寸法は年々小さくなり、現在では既にサブミクロンのオーダーとなっている。

【0003】そのような厳しい微細化の要求を満たすために開発されている技術の一つに CMP (ケミカルメカニカルポリッシング) 技術がある。この技術は、半導体装置の製造工程において、例えば層間絶縁膜の平坦化、プラグ形成、埋め込み金属配線形成、埋め込み素子分離等を行う際に必須となる技術である。

【0004】図 7 (A) ~ (D) に CMP 技術を用いた埋め込み金属配線形成の一例を示す。まず、図 7 (A) に示すように、半導体基板 1 上に絶縁膜 2 を形成し、絶縁膜 2 の表面を平坦化する。次いで、図 7 (B) に示すように、通常の写真リソグラフィ法およびエッチング法により、絶縁膜 2 に配線用の溝、あるいは接続配線用の開口部 3 を形成する。次いで、図 7 (C) に示すように、この絶縁膜 2 上に配線用金属膜 4 を形成する。この場合、絶縁膜 2 と配線用金属膜 4 との間の相互拡散あるいは反応を防止するために、両者の間にバリア金属膜を形成することもある。

【0005】次いで、溝もしくは開口部のみに配線用金属膜 4 を残存させるために、配線用金属膜 4 にアルミナ粒子等を研磨粒子として CMP を施す。この場合、配線用金属膜 4 の下に耐研磨性膜として配線用金属膜 4 に対して研磨速度選択比の大きな材質の膜を形成することもある。なお、本出願人が先に出願している特願平 5-674110 号明細書に述べられているように、配線用金属膜として A1 膜 5 を用い、図 7 (C) に示すように、スパッタリングにより A1 膜 4 を堆積し、真空中において

連続的にアニール処理を施して図 7 (D) に示すように、凹部内において A1 を単結晶化させると共に、A1 膜 4 を絶縁膜 2 の凸部に分離残存させ、その後 CMP により残存した A1 膜を除去してもよい。このようにして、図 7 (E) に示すように、絶縁膜 2 の表面と配線用金属膜 5 の表面が同一平面となるようにする。

【0006】しかしながら、実際の CMP の工程では、配線用金属膜 4 の被研磨面と研磨粒子との間あるいは被研磨面と研磨剤を保持する定盤との間におけるメカニカルな作用によって、配線用金属膜表面に傷がついて表面が粗くなったり、配線用金属膜 4 に研磨粒子が埋め込まれたり残留したりする。

【0007】また、図 7 (F) に示すように、溝や開口部に埋め込まれた配線用金属膜 4、特に幅が広い領域では中心部の厚さが薄くなるディッシングという現象が生じる。このディッシングの現象が生じると、そこに研磨粒子が残留し易くなる。例えば、配線用金属膜 4 の材料として、A1、Cu のような硬度が低く、延性のある金属を用いる場合、それらの傾向が顕著に現れる。配線用金属膜表面の傷やディッシングの発生、あるいは研磨粒子の残留等は、得られる配線の抵抗を増加させたり、断線を引き起こして、信頼性の低下や製品歩留りの低下を招く。

【0008】

【発明が解決しようとする課題】半導体装置の製造工程においては、CMP 後の研磨粒子の残留が大きな問題となる。すなわち、残留した研磨粒子が半導体装置の不良の原因となる。このため、CMP 後の研磨粒子を完全に除去する必要がある。

【0009】従来、CMP 後の研磨粒子の除去には、純水による水洗、スポンジスクラバーもしくはブラシスクラバーを用いるスクラブ洗浄、超音波洗浄、または硫酸-過酸化水素水混合溶液を用いる化学的洗浄等が行われる。しかしながら、これらの洗浄では十分に研磨粒子を除去することはできない。ここで、酸化セリウム粒子を研磨粒子として用い、これを純水に分散させた研磨剤で、6 インチ Si ウェハ上に形成した SiO₂ 膜を CMP した後、ブラシスクラバーを用いるスクラブ洗浄 (洗浄 1)、またはスクラブ洗浄と硫酸過酸化水素水混合溶液による化学的洗浄との組み合わせ洗浄 (洗浄 2) を行ったときの粒径別の残留粒子数を測定した結果を下記表 1 に示す。

【0010】

【表 1】

(3)

残留粒子 粒径 (μm)	残留粒子数 (個)			
	~ 0.3	$0.3 \sim 0.5$	$0.5 \sim 1.0$	$1.0 \sim$
CMP 前	9	3	1	1
CMP 後	14997	14435	2020	40
洗浄後 1	1336	1319	14	4
洗浄後 2	468	442	10	3

【0011】表1から明らかなように、いずれの粒径の残留粒子においても、CMP前の残留粒子数と比較すると、いずれも残留する研磨粒子量が多いことが分る。LSIの最小加工寸法は既にサブハーフミクロンの世代に入っており、要求されるダスト数のレベルもますます厳しくなっていることを考えると、 $0.3\mu\text{m}$ 以下の小さな残留粒子でさえも、製品の歩留りに大きく影響することは明らかである。したがって、従来の研磨粒子を用いた従来の研磨方法では、次世代のLSIの製造に対応することはできない。

【0012】本発明はかかる点に鑑みてなされたものであり、研磨後の研磨粒子の残存量を極力少なくし、ディッシング等を起こすことなく研磨することができ、良好に膜の平坦化、埋め込み金属配線形成等を行うことができる半導体装置の製造方法を提供することを目的とする。

【0013】

【課題を解決するための手段】本発明者らは、上記問題を解決すべく鋭意研究を重ねた結果、従来半導体装置の製造工程において使用されていなかった有機高分子化合物からなる粒子または少なくとも炭素を主成分とする粒子を研磨粒子として用いることにより、研磨後の研磨粒子の残存量を極力少なくし、ディッシング等を起こすことなく研磨することができることを見出し本発明をするに至った。

【0014】すなわち、本発明は、有機高分子化合物からなる粒子または少なくとも炭素を主成分とする粒子を研磨粒子として用いて被加工膜を研磨する工程を具備することを特徴とする半導体装置の製造方法を提供する。

【0015】本発明においては、研磨後に前記研磨粒子を燃焼させることにより除去する工程をさらに具備することが好ましい。ここで、有機高分子化合物としては、PMMA等のメタクリル樹脂、これと同等の硬度を有するフェノール樹脂、ユリア樹脂、メラミン樹脂、ポリスチレン樹脂、ポリアセタール樹脂、ポリカーボネート樹脂等を用いることができる。また、少なくとも炭素を主成分とする材料としては、非晶質炭素、金剛砂、一層または数層のグラファイト構造を単位とし、それらがランダムに結合してなるカーボンブラックを用いることができる。

【0016】上記研磨粒子は球形のものを使用すると良い。球形とは、鋭角部のない略球形のものを含む意味である。これは、研磨の際にメカニカル作用を抑制して被加工膜表面に傷が付いたり、粗くなることを防止するためである。

【0017】研磨粒子の平均粒径は、 $0.01\sim 0.1\mu\text{m}$ であることが好ましい。これは、研磨粒子の平均粒径が $0.01\mu\text{m}$ 未満であると粒子が凝集し易いために表面粗さが増大し、また研磨速度も不安定となり、 $0.1\mu\text{m}$ を超えると表面粗さが増大し、また、ディッシング量も粒径に比例して増大するからである。

【0018】研磨後の研磨粒子を燃焼させる方法としては、酸素プラズマ中に晒したり、酸素ラジカルをダウンフローで供給すること等のプラズマによる灰化处理、酸素雰囲気中での高温処理等を用いることができる。これらの方法により上記研磨粒子を容易に除去することができる。

【0019】被加工膜としては、純Al膜や、AlSiCu合金、AlCu合金等のAlを主成分とする合金からなる膜、シリコン酸化膜、シリコン窒化膜、アモルファスシリコン膜、多結晶シリコン膜、単結晶シリコン膜等が挙げられる。

【0020】上記被加工膜、研磨粒子、研磨粒子を分散させる溶液は、硬度や化学的エッチング作用等を考慮して相対的に適宜選択する必要がある。例えば、研磨粒子を分散させる溶液がアルカリ性であることが好ましい場合は、被加工膜に純Al、Al-Si-Cu合金、Al-Cu合金等からなる膜を用い、研磨粒子に有機高分子化合物粒子あるいはカーボンブラック粒子を用いる場合であり、酸性であることが好ましい場合は、被加工膜にCuを主成分とする膜を用い、研磨粒子に有機高分子化合物粒子等を用いる場合である。

【0021】

【作用】本発明の半導体装置の製造方法は、有機高分子化合物からなる球形粒子または少なくとも炭素を主成分とする粒子を研磨粒子として用いて被加工膜を研磨する工程を具備することを特徴としている。

【0022】上記の研磨粒子は球形であるので、メカニカル作用が小さく、CMPの際に被加工膜の表面に傷を付けたり、ディッシングを発生させることがない。ま

(4)

た、これらの研磨粒子は、燃焼することにより被加工膜上から完全に除去することができるので、研磨粒子の残留による信頼性の低下や製品歩留りの低下等の半導体装置の不良を引き起こすことがない。

【0023】

【実施例】以下、本発明の実施例を図面を参照して具体的に説明する。

実施例1

まず、図1に示すように、Si基板11上にSiO₂膜12を形成し、通常的光リソグラフィ法およびエッチング法により、幅0.4～10μm、深さ0.4μmの配線用溝13を形成した。次いで、圧力10⁻⁴TorrのAr雰囲気中で直流マグネトロンスパッタリング法により全面に非加熱の状態で厚さ4500オングストロームのAl膜14を形成した。このようにして試料20を作製した。このときの試料20表面に残存する研磨粒子の数をダストカウンターを用いて測定した。その結果を下記表2に示す。

【0024】次に、この試料20に図2に示す装置を用いてCMPを施した。この装置は、回転可能な研磨プレート21と、研磨プレート21上に貼付されたポリッシングパッド22と、研磨プレート21の上方に配置されており、回転可能な試料ホルダー23と、研磨液タンクに接続され、吐出部がポリッシングパッド22近傍まで延出した研磨液供給用配管24とから構成されている。試料20は、ポリッシングパッド22に被加工面が対向するように試料ホルダー23に真空チャックされる。また、研磨液供給用配管24は、研磨液の供給量を制御する手段を備えている。なお、ポリッシングパッド22に

は、発泡ポリウレタン製のポリッシングパッドを用いた。

【0025】CMPにおいて、研磨剤としては、平均粒径1000オングストロームのPMMA（ポリメチルメタクリレート）粒子を、pH10程度のアルカリ性水溶液に10.0重量%の割合で分散させたスラリーを用いた。分散剤としては、ポリカルボン酸アンモニウム塩を用いた。また、研磨条件は、研磨圧力300gf/cm²、定盤および試料ホルダーの回転数100rpmとした。その結果、図1中の配線用溝13内に、ほぼ完全にAlを残すことができた。また、Al配線の表面には傷はほとんど見られなかった。なお、この研磨剤によるAlの研磨速度は、VAI=150オングストローム/分であった。また、CMP後に試料表面に残存する研磨粒子の数を上記と同様にして測定した。その結果を下記表2に併記する。

【0026】次いで、CMP後の試料にスポンジを用いて純水で洗浄処理を施し、乾燥した。このときの試料表面に残存する研磨粒子の数を上記と同様にして測定した。その結果を下記表2に併記する。さらに、試料に、プラズマ出力500W、O₂分圧0.9Torrの条件下で酸素プラズマによる灰化处理を施し、残留している研磨粒子を除去した。このときの試料表面に残存する研磨粒子の数を上記と同様にして測定した。その結果を下記表2に併記する。表2中の値はすべてウェハ1枚当たりの平均値である。

【0027】

【表2】

残留粒子 粒径(μm)	残留粒子数(個)			
	～0.3	0.3 ～0.5	0.5 ～1.0	1.0～
CMP前	8	5	1	1
CMP後	14610	14487	2148	44
スポンジ洗浄後	222	104	12	6
灰化处理後	19	12	2	1

【0028】表2から明らかなように、灰化处理まで行った試料の表面に残存する研磨粒子はほぼ完全に除去できたことが分る。なお、灰化处理後の試料の表面でカウントされているもののほとんどは、研磨粒子以外のダストや試料表面の凹凸等を検出したものと思われる。

【0029】ここで、PMMA粒子をpH7の純水に分散してなるスラリーを用いてCMPを行ったところ、Alは全く研磨されなかった。すなわち、純水にPMMA粒子を分散した研磨剤のAlの研磨速度は、研磨圧力10～1000gf/cm²において、VAI=0A/分であった。この結果から、PMMA粒子をAlの研磨に用いる

場合、研磨剤溶液を酸性あるいはアルカリ性にして、化学的エッチング作用が進行する条件にすることが必要であることが分かった。化学的エッチング作用を加えることにより、実用的な研磨速度を得ることができる。特に、化学的エッチング作用を加えて研磨速度を上げると同時にAl表面に傷を付けないという観点から、分散させる溶液はアルカリ性であることが望ましい。

【0030】本実施例においては、試料は図1に示す構造を有するものを用いているが、図3に示すように、Si基板1上にSiO₂膜12を形成し、その上に圧力10⁻⁴TorrのAr雰囲気中で直流マグネトロンスパッタリ

(5)

ング法により厚さ500オングストロームの耐研磨性膜である炭素膜15を形成し、通常的光リソグラフィー法およびエッチング法により図1と同様の大きさの配線用溝13を形成した後、試料を500℃に加熱しながら圧力 10^{-4} TorrのAr雰囲気中で直流マグネトロンスパッタリング法で膜厚4000オングストロームのAl膜14を形成してなる構造を有する試料においても、同様な効果が得られることが分かった。すなわち、本発明の方法によれば、耐研磨性膜の有無に拘らず、また、被加工膜の表面形状に拘らず、研磨粒子をほぼ完全に除去できることが分かった。なお、研磨粒子を実施例1と同様の酸素プラズマによる灰化处理で除去する際、炭素膜15を同時に除去することができ、工程数を削減することができる。

実施例2

図4に示すように、Si基板11上にSiO₂膜12を形成し、通常的光リソグラフィー法およびエッチング法により図1と同様の大きさの配線用溝13を形成した。次いで、圧力 10^{-4} TorrのAr雰囲気中で直流マグネトロンスパッタリング法により全面に厚さ500オングストロームのNb膜16を形成し、その全面に圧力 10^{-4} TorrのArおよびO₂の混合ガス雰囲気中で反応性スパッタリング法により、厚さ約4000オングストロームのCuO_x (x=0~0.5)膜17を形成した。このようにして試料を作製した。

【0031】この試料に実施例1と同様な研磨条件でCMPを行った。ただし、研磨剤としては、平均粒径1000オングストロームのPMMA粒子をpH3程度の酸性水溶液に10.0重量%の割合で分散させたものを用いた。その結果、定盤および試料ホルダーの回転数100rpm、研磨圧力300gf/cm²におけるCuO_x膜17の研磨速度は200~250オングストローム/分であり、Alの場合よりやや速かった。

【0032】CMP後に試料をスポンジ洗浄処理した後、実施例1と同様の条件で酸素プラズマによる灰化处理を行ったところ、試料表面に残留した研磨粒子は完全に除去された。

【0033】本実施例より、研磨剤としてPMMA粒子を用いてCuO_x膜を研磨する場合、化学的エッチング作用を加えて研磨速度を上げるという観点から、分散させる溶液には、アンモニウム塩を含む、例えばpH3程度の酸性水溶液、あるいは銅と共に錯イオンもしくはキレート化合物を作るようなイオンを含む溶液が好ましい。

実施例3

図5に示すように、Si基板11上にSiO₂膜12を膜厚5000オングストロームで形成し、その上にAl膜14を膜厚4000オングストロームで形成し、および炭素膜15を膜厚500オングストロームで形成し、通常的光リソグラフィー法およびエッチング法によ

り上面にのみ炭素膜15を残したAl配線を形成した後、プラズマCVD法によりSiO₂膜12を膜厚4500オングストロームで形成した。このようにしてAl配線がSiO₂膜12中に埋設された構造を有する試料を作製した。

【0034】この試料に実施例1と同様な研磨条件でCMPを行った。ただし、研磨剤としては、平均粒径0.5μmの非晶質炭素粒子を純水に1.0重量%の割合で分散させたものを用いた。このとき、分散剤としては、ポリカルボン酸アンモニウム塩を用いた。

【0035】その結果、Al配線間にSiO₂膜12が残り、炭素膜15上のSiO₂膜12は全て除去することができた。なお、定盤および試料ホルダーの回転数100rpm、研磨圧力300gf/cm²におけるSiO₂膜12の研磨速度はほぼ2000オングストローム/分であった。

【0036】CMP後に試料をスポンジ洗浄処理した後、酸素プラズマによる灰化处理を行ったところ、試料表面に残留した研磨粒子は完全に除去された。なお、プラズマ出力は500W、O₂分圧は0.9Torrとした。この酸素プラズマによる灰化处理において、Al配線14上の炭素膜は同時に除去することができ、工程数を削減することができる。

【0037】本実施例より、研磨剤として平均粒径0.5μmの非晶質炭素粒子を用いてSiO₂膜を研磨する場合、化学的エッチング作用を加えて研磨速度を上げるという観点から、分散させる溶液には、水酸化アルカリ水溶液が好ましい。

実施例4

本実施例は、埋め込み素子分離の工程に本発明の方法を応用したものである。まず、図6(A)に示すように、Si基板11に通常的光リソグラフィー法およびエッチング法により深さ0.8μm、幅0.35μmの埋め込み素子分離用の溝18を形成し、TEOSガスとO₂ガスを用いたCVD法によりSiO₂膜12を膜厚0.8μmで形成して溝18を埋め込んだ。このようにして試料を作製した。

【0038】次に、図6(B)に示すように、実施例3と同様にして試料にCMPを行った。次いで、図6

(C)に示すように、試料に酸素雰囲気中、大気圧下1000℃で30分間の加熱処理を施して研磨粒子19を完全に除去した。

実施例5

本実施例は、研磨粒子として有機高分子化合物粒子と他の研磨粒子とを併用したものである。試料としては図3に示すものを用いた。この試料にCMPを行った。研磨剤としては、平均粒径350オングストロームのシリカ粒子をpH11のアルカリ性水溶液に分散させたものを用いた。このとき、研磨剤のAlの研磨速度は、定盤および試料ホルダーの回転数100rpm、研磨圧力300

(6)

gf/cm²の条件でVAI=900オングストローム/分であった。

【0039】次いで、試料を研磨すると同時に、試料表面に残留したシリカ粒子を除去する目的で、研磨した定盤と別の定盤にて、平均粒径1000オングストロームのPMMA粒子をpH3のアルカリ性水溶液に分散させた研磨剤を用いて、研磨圧力100gf/cm²、定盤および試料ホルダーの回転数100rpm、研磨時間1分で研磨した。

【0040】その後、実施例1と同様の条件で試料に酸素プラズマによる灰化处理を施して、シリカ粒子およびPMMA粒子が残留しないAl配線を形成することができた。なお、この酸素プラズマによる灰化处理の際、炭素膜15も同時に除去できる。このように、通常の研磨剤を併用することにより、実用的な研磨速度を得ることができ、しかも残留する研磨粒子を容易に除去できる。

比較例

研磨粒子として平均粒径0.5μmのダイヤモンド粒子を用いること以外は実施例3と同様にしてCMPを行ったところ、CMP後のスポンジ洗浄および酸素雰囲気中の熱処理により研磨粒子を除去することができたが、試料のSiO₂膜の表面に無数の傷が入り、表面粗さRaが2600オングストローム程度となり非常に表面が粗くなった。これは、ダイヤモンド粒子の修正モース硬度が15であり、SiO₂膜の修正モース硬度8に比べて硬いことと、粒子形状が均質でなく球形でないことが原因であると考えられる。このように、表面粗さおよび表面の傷の発生という観点から、ダイヤモンド粒子は不適

当であることが分る。

【0041】

【発明の効果】以上説明した如く本発明の半導体装置の製造方法は、有機高分子化合物からなる球形粒子または少なくとも炭素を主成分とする粒子を研磨粒子として用いて被加工膜を研磨するので、研磨後の研磨粒子の残存量を極力少なくし、ディッシング等を起こすことなく研磨することができ、膜の平坦化、埋め込み金属配線形成等を信頼性高く、しかも歩留り良く行うことができる。

10 【図面の簡単な説明】

【図1】実施例1において使用する試料の一例を示す断面図。

【図2】研磨処理に使用される装置を示す概略図。

【図3】実施例1において使用する試料の他の例を示す断面図。

【図4】実施例2において使用する試料を示す断面図。

【図5】実施例3において使用する試料を示す断面図。

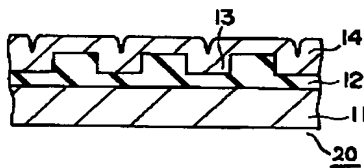
【図6】(A)～(C)は実施例4を説明するための断面図。

20 【図7】(A)～(F)は従来の研磨方法を説明するための断面図。

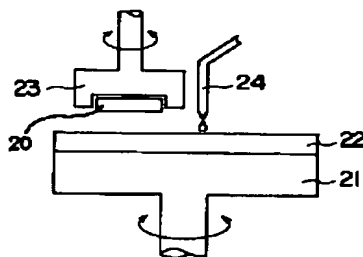
【符号の説明】

11…Si基板、12…SiO₂膜、13…配線用溝、14…Al膜、15…炭素膜、16…Nb膜、17…CuO_x膜、18…溝、19…研磨粒子、20…試料、21…研磨プレート、22…ポリッシングパッド、23…試料ホルダー、24…研磨液供給用配管。

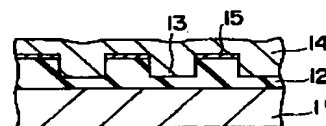
【図1】



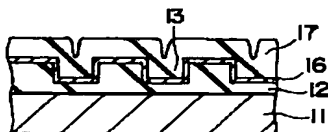
【図2】



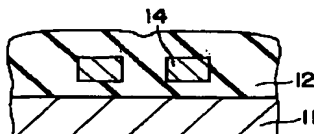
【図3】



【図4】

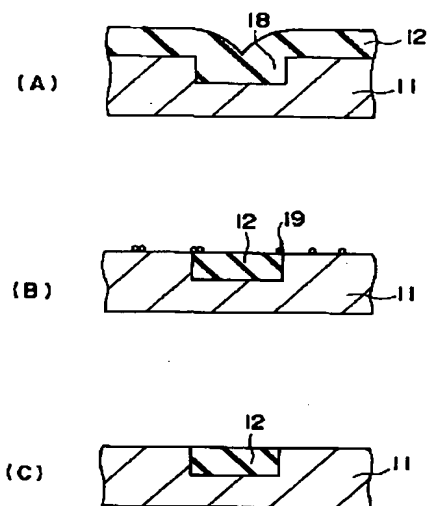


【図5】

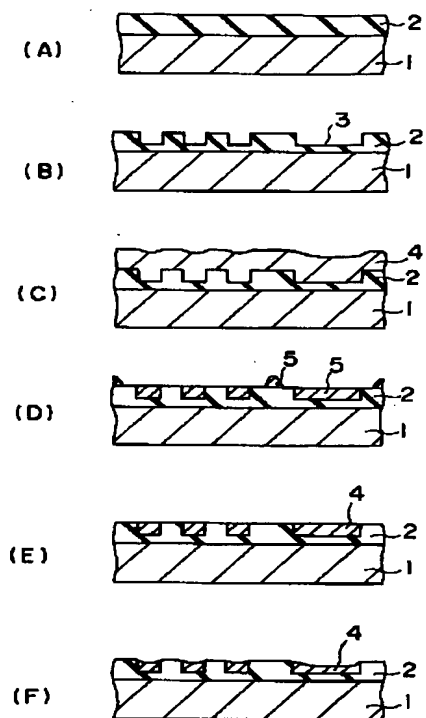


(7)

【図6】



【図7】



フロントページの続き

(72)発明者 早坂 伸夫
 神奈川県川崎市幸区小向東芝町1番地 株 30
 式会社東芝研究開発センター内